

FIȘA DISCIPLINEI

1. Date despre program

1.1 Instituția de învățământ superior	UNIVERSITATEA DIN ORADEA
1.2 Facultatea	INGINERIE ELECTRICĂ ȘI TEHNOLOGIA INFORMATIEI
1.3 Departamentul	CALCULATOARE ȘI TEHNOLOGIA INFORMAȚIEI
1.4 Domeniul de studii	CALCULATOARE ȘI TEHNOLOGIA INFORMAȚIEI
1.5 Ciclul de studii	LICENȚĂ
1.6 Programul de studii/Calificarea	CALCULATOARE / Inginer

2. Date despre disciplină

2.1 Denumirea disciplinei		PROIECTARE LOGICĂ II					
2.2 Titularul activităților de curs		Conf. dr. ing. Ovidiu Constantin NOVAC					
2.3 Titularul activităților de seminar /laborator/proiect		As. drd. ing. Cătălin-Daniel MORAR					
2.4 Anul de studiu	I	2.5 Semestrul	II	2.6 Tipul de evaluare	Examen	2.7 Regimul disciplinei	I

(I) Impusă; (O) Opțională; (F) Facultativă

3. Timpul total estimat (ore pe semestru al activităților didactice)

3.1 Număr de ore pe săptămână	3	din care: 3.2 curs	2	3.3 seminar/laborator/proiect	0/1/0
3.4 Total ore din planul de învățământ	42	din care: 3.5 curs	28	3.6 seminar/laborator/proiect	0/14/0
Distribuția fondului de timp					58 ore
Studiul după manual, suport de curs, bibliografie și notițe					20
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					12
Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri					20
Tutoriat					
Examinări					6
Alte activități.....					
3.7 Total ore studiu individual	58				
3.9 Total ore pe semestru	100				
3.10 Numărul de credite	4				

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	(Conditionari)
4.2 de competențe	

5. Condiții (acolo unde este cazul)

5.1. de desfășurare a cursului	Cursul se poate desfășura față în față sau on-line. Cursul se desfășoară cu tehnicile moderne disponibile: Laptop, Videoproiector, Tablă sau pe platforme specializate pentru cursuri online (e.uoradea.ro, Microsoft Teams). Prezență la minim 70% din cursuri.
5.2. de desfășurare a seminarului/laboratorului/proiectului	- Laboratorul se poate desfășura față în față sau on-line - Sală dotată cu calculatoare și programe specifice - Prezența obligatorie la toate laboratoarele; - Se pot recupera pe parcursul semestrului maxim 3 lucrări (20 %);

6.1. Competențele specifice acumulate

Competențe profesionale	C8. Proiectează sistemul informatic. Definese arhitectura, compoziția, componentele, modulele, interfețele și datele pentru sistemele informatice integrate (hardware, software și rețea) pe baza cerințelor și a specificațiilor sistemului. C9. Transpune cerințele într-un model vizual. Elaborează modelul vizual pornind de la specificații și cerințe date, pe baza analizei domeniului de aplicare și a publicului-tintă. Creează o reprezentare vizuală a ideilor, cum ar fi sigle, elemente grafice pentru site-ul web, jocuri și formate digitale.
-------------------------	---

Competențe transversale	
-------------------------	--

6.2. Rezultatele așteptate ale învățării

Cunoștințe	Studentul/absolventul cunoaște conceptele fundamentale de matematică, fizică, electronică și teorie a sistemelor necesare modelării și funcționării sistemelor de calcul.	
Aptitudini	Studentul/absolventul analizează modele matematice și fizice, aplică metode numerice și statistice pentru rezolvarea problemelor de inginerie, selectează și implementează algoritmi adecvați pentru dezvoltarea de aplicații software specializate, proiectează circuite logice și electronice.	
Responsabilitate și autonomie	Studentul/absolventul coordonează activități de proiectare și testare a sistemelor de calcul și demonstrează autonomie în rezolvarea problemelor tehnice fundamentale.	

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

7.1 Obiectivul general al disciplinei	▪ însușirea metodelor de proiectare a circuitelor secvențiale și a însușirii utilizării circuitelor logice programabile utilizate în proiectarea modernă. ▪ Inițiere în analiza și sinteza circuitelor secvențiale. ▪ însușirea deprinderilor practice necesare proiectării logice a unor circuite secvențiale ce stau la baza arhitecturilor complexe ale sistemelor de calcul; ▪ însușirea cunoștințelor necesare pentru modelarea și simularea sistemelor numerice folosind limbaje de descriere hardware de nivel înalt; ▪ însușirea elementelor de bază ale limbajului VHDL, ca limbaj reprezentativ de descriere hardware; ▪ însușirea unor tehnici de proiectare structurată a sistemelor de calcul folosind limbajul VHDL; ▪ implementarea unor aplicații complexe folosind circuite logice programabile (FPGA)
7.2 Obiectivele specifice	▪ folosirea calculatorului în scopul proiectării circuitelor, a verificării din punct de vedere funcțional a schemei proiectate. ▪ Însușirea limbajului VHDL

8. Conținuturi*

8.1 Curs	Metode de predare	Nr. Ore / Observații
CAPITOLUL 7. Circuite secvențiale cu intrări de comandă. Modele de reprezentare a circuitelor secvențiale. Matricea conexiunilor. Matricea tranzițiilor. Transformarea automatelor. Expresii regulate. Graful de tranziție nedeterminist. Recunoașterea evenimentelor regulate de către grafurile de tranziție nedeterministe. Transformarea grafului nedeterminist în diagrama de stare. Reducerea numărului de stări ale circuitelor secvențiale. Codificarea stărilor. Metoda de atribuire prin partiția stărilor.	• Prezentarea în Powerpoint; • discuții libere;	8
CAPITOLUL 8. Sinteza circuitelor secvențiale asincrone. Reducerea numărului de stări. Codificarea stărilor.	• Prezentarea în Powerpoint; • discuții libere;	4

Analiza circuitului din punct de vedere al curselor critice. Hazardul static. Hazardul dinamic		
CAPITOLUL 9. Sinteza circuitelor secvențiale sincrone. Sumator într-un singur tact. Sumator în două tacturi. Generator de impulsuri de orologiu. Registru de comandă. Sinteza unei scheme secvențiale sincrone care execută operații elementare. Algoritmi de efectuare a operațiilor aritmetice în sisteme cu virgulă fixă. Sesizarea D.C.R. în codul complementar. Operația de deplasare a numerelor. Operația de înmulțire.	• Prezentarea în Powerpoint; • discuții libere;	6
CAPITOLUL 10. Limbaje de descriere hardware. Introducere. Dezvoltarea limbajului VHDL; Caracteristici ale limbajului VHDL;	• Prezentarea în Powerpoint; • discuții libere;	2
CAPITOLUL 11. Concepte de bază în VHDL Entitatea; Arhitectura; Pachete; Configurații	• Prezentarea în Powerpoint • discuții libere;	2
CAPITOLUL 12. Elemente de bază ale limbajului VHDL. Construcțiile limbajului VHDL; Obiecte; Tipuri de date; Tipuri predefinite; Tipuri nesuținute de Foundation Express; Operatori VHDL;	• Prezentarea în Powerpoint • discuții libere;	4
CAPITOLUL 13. Instrucțiunile limbajului VHDL. Instrucțiuni secvențiale; Instrucțiuni concurente	• Prezentarea în Powerpoint • discuții libere;	2

Bibliografie

1. Mang Gerda Erica, *Proiectarea circuitelor logice în VHDL. Exemple*. 230 pg, ISBN: 978-606-10-1377-7, 2014
2. Mang Gerda Erica, *Probleme de proiectare logică*, Ed. Universității din Oradea, ISBN 978-606-10-0290-0, 250 pag, 2010
3. Mang Gerda Erica, *Analiza și sinteza circuitelor logice – circuite secvențiale*, Editura Universității din Oradea, ISBN 973-8083-72-9, 2000
4. Mang Gerda Erica, *VHDL*, Ed. Universității din Oradea, 973-613-485-7, 260 pg, 2004, actualizat în format electronic – 2013
5. Adrian G. Moise, *Tehnologia proiectării în VHDL*, Editura Matrix, ISBN:978-973-755-213-6, 2011
6. G. Toacse, D. Nicula - *Electronică Digitală. Dispozitive, Circuite, Proiectare (I), Verilog HDL (II)*. Editura TEHNICĂ, București, 2005
7. John M. Yarbrough, *Digital Logic – Applications and Design*, West Publishing Company, 1997
8. Erica Mang, **Ovidiu Novac**, Rodica Țirtea - *Analiza și sinteza dispozitivelor numerice. Circuite secvențiale. Îndrumător de laborator*- Editura Universității Oradea, 52 pag, (versiune electronică - actualizată în 01.10.2024)
https://uoradea-my.sharepoint.com/personal/ovidiu_novac_didactic_uoradea_ro/_layouts/15/start.aspx#/Documents/Forms/All.aspx#InplviewHash91928fea-9b64-429c-9b47-11ef26725031=RootFolder%3D%252Fpersonal%252Fovidiu%252Fnovac%252Fdidactic%252Ffuoradea%252Fro%252FDocuments%252FAnaliza%2520si%2520Sinteza%2520Dispozitivelor%2520Numerice
9. Erica Mang, **Ovidiu Novac**, Mihaela Novac - *Analiza și sinteza dispozitivelor numerice. Circuite combinaționale. Îndrumător de laborator*- Editura Universității din Oradea, 83 pag., (versiune electronică - actualizată în 01.10.2024),
https://uoradea-my.sharepoint.com/personal/ovidiu_novac_didactic_uoradea_ro/_layouts/15/start.aspx#/Documents/Forms/All.aspx#InplviewHash91928fea-9b64-429c-9b47-11ef26725031=RootFolder%3D%252Fpersonal%252Fovidiu%252Fnovac%252Fdidactic%252Ffuoradea%252Fro%252FDocuments%252FAnaliza%2520si%2520Sinteza%2520Dispozitivelor%2520Numerice
10. **Ovidiu Novac** – *Proiectare Logica I*, 2022, Curs, Laborator și Seminar, platforma Moodle – materiale didactice
<https://e.uoradea.ro/course/view.php?id=54749>

11. Ovidiu Novac – Proiectare Logica I, 2022, Curs, Laborator si Seminar, platforma Teams – materiale didactice https://teams.microsoft.com/#/school/FileBrowserTabApp/General?threadId=19:BwVzEyFT5ydECzg07uHPIZVvX9saAYHy6TbMO7B2i7M1@thread.tacv2&ctx=channel		
8.2 Seminar	Metode de predare	Nr. Ore / Observații
8.3 Laborator		
1. Limbajul de proiectare VHDL. Entitatea. Arhitectura. Pachete. Configurații	Verificari. Discutii.	2
2. Construcțiile limbajului VHDL. Obiecte. Tipuri de date. Operatori VHDL. Instrucțiuni secvențiale. Instrucțiuni concurente.	Lucru individual si in grupe mici de studenti.	2
3. Elemente de bază ale limbajului VHDL. Descrierea unor circuite secvențiale elementare în VHDL		2
R. registre		2
5. Sumatorul pe 4 biti		2
6. Numaratoare sincrone. Numaratoare asincrone.		2
7. Probleme de sinteza		2
8.4 Proiect		
Bibliografie 1. Mang Gerda Erica, Popescu Const., Analiza si sinteza circuitelor logice – culegere de probleme, Editura Universității din Oradea, ISBN 973-613-267-7, 2002 2. Mang Gerda Erica, Tirtea Rodica, Proiectarea logica în VHDL – lucrari practice, Universitatea din Oradea, ISBN 973-8083-86-9, 2000 3. Alexandru Georgescu, Adrian G. Moise, Practica proiectarii in VHDL, Editura Matrixrom, ISBN:978-973-755-397-3, 2011 4. Frank Vahid, Digital Design with RTL Design, VHDL, and Verilog, ISBN-13: 978-0470531082 ISBN-10: 0470531088, 2010, 575 pag. 5. James W. Stewart, Chao-Ying Wang - Digital electronics laboratory experiments using the Xilinx XC95108 CPLD with Xilinx design and simulation software, 2nd ed., 304 pag, Published 2004 by Pearson/Prentice Hall in Upper Saddle River, N.J . ISBN 10 0131131249 6. Dave Van den Bout, Practical Xilinx Designer Lab Book, Prentice Hall, 1997 7. Xilinx, Lab Projects Documentation, Foundation Series Express, Documentatie Xilinx, 1998 8. Erica Mang, Ovidiu Novac , Rodica Tirtea - Analiza și sinteza dispozitivelor numerice. Circuite secvențiale. Îndrumător de laborator- Editura Universității Oradea, 52 pag, (versiune electronică - actualizată în 01.10.2024) https://uoradea-my.sharepoint.com/personal/ovidiu_novac_didactic_uoradea_ro/_layouts/15/start.aspx#/Documents/Forms/All.aspx#InplviewHash91928fea-9b64-429c-9b47-11ef26725031=RootFolder%3D%252Fpersonal%252Fovidiu%252Fnovac%252Fdidactic%252Ffuoradea%252Fro%252FDocuments%252FAnaliza%2520si%2520Sintez%2520Dispozitivelor%2520Numerice 9. Erica Mang, Ovidiu Novac , Mihaela Novac - Analiza și sinteza dispozitivelor numerice. Circuite combinaționale. Îndrumător de laborator- Editura Universității din Oradea, 83 pag., (versiune electronică - actualizată în 01.10.2024), https://uoradea-my.sharepoint.com/personal/ovidiu_novac_didactic_uoradea_ro/_layouts/15/start.aspx#/Documents/Forms/All.aspx#InplviewHash91928fea-9b64-429c-9b47-11ef26725031=RootFolder%3D%252Fpersonal%252Fovidiu%252Fnovac%252Fdidactic%252Ffuoradea%252Fro%252FDocuments%252FAnaliza%2520si%2520Sintez%2520Dispozitivelor%2520Numerice 10. Ovidiu Novac – Proiectare Logica I, 2022, Curs, Laborator si Seminar, platforma Moodle – materiale didactice		

<https://e.uoradea.ro/course/view.php?id=54749>

11. Ovidiu Novac – Proiectare Logica I, 2022, Curs, Laborator si Seminar, platforma Teams – materiale didactice

<https://teams.microsoft.com/#/school/FileBrowserTabApp/General?threadId=19:BwVzEyFT5ydECzg07uHPIZVvX9saAYHy6TbMO7B2i7M1@thread.tacv2&ctx=channel>

* Se va detalia conținutul, respectiv numărul de ore alocat fiecărui curs/seminar/laborator/proiect pe durata celor 14 săptămâni ale fiecărui semestru al anului universitar.

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului

Conținutul disciplinei este în concordanță cu ceea ce se face în alte centre universitare naționale sau internaționale. Pentru a oferi o acomodare mai bună cerințelor pieței muncii, au fost organizate întâlniri atât cu reprezentanți ai mediului socio-economic, cât și cu personal academic cu domenii similare de interes profesional. Conținutul disciplinei este adaptat cerințelor firmelor de specialitate.

10. Evaluare

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	Pentru nota 5 se impune obtinerea la fiecare subiect a jumătate din punctaj.	Evaluarea se poate face față în față sau on-line. Evaluare finală din materia de curs și rezolvarea unor probleme.	80 %
10.5 Seminar			
10.6 Laborator	Pentru participarea la colocviu se impune efectuarea tuturor lucrarilor de laborator si obtinerea notei de 5 pentru activitatea desfasurata pe parcursul semestrului.	Evaluarea se poate face față în față sau on-line Testari pe parcurs, Urmărirea activității pe parcurs, aplicații practice.	20%
10.7 Proiect			
10.8 Standard minim de performanță			
- Realizarea unor proiecte respectând comportarea etica si responsabila; - Cunoasterea metodei de proiectare utilizate - Proiectarea unor circuite elementare			

Data completării
02.09.2025

Semnătura titularului de curs
Conf.dr.ing. Ovidiu Constantin NOVAC
ovnovac@uoradea.ro

Semnătura titularului de laborator
As. drd. ing. Cătălin-Daniel MORAR
catalinmorar98@yahoo.com

Data avizării în departament
.09.2025

Semnătura directorului de departament
Conf.dr.inf. Elisa Valentina MOISI
emoisi@uoradea.ro

Data avizării în consiliul facultății
.09.2025

Semnătura Decan
Conf.univ.dr.ing. Eugen Ioan GERGELY
egergely@uoradea.ro